

**PEMBUATAN MODUL UP-DOWN COUNTER  
UNTUK PRAKTIKUM DIGITAL MENGGUNAKAN  
VISUAL BASIC 6.0**

**TUGAS AKHIR**

**Diajukan sebagai salah satu syarat  
Untuk memperoleh gelar Ahli Madya**

**Oleh**

**WILLY EDUARDO  
BP: 06 075 024**

**Program Studi Teknik Telekomunikasi Multimedia  
Jurusan Teknik Elektro**



**POLITEKNIK UNIVERSITAS ANDALAS  
PADANG  
2010**

## ABSTRAK

### PEMBUATAN MODUL *UP-DOWN COUNTER* UNTUK PRAKTIKUM DIGITAL MENGGUNAKAN VISUAL BASIC 6.0

Oleh:

**WILLY EDUARDO**  
**(06075024)**

Salah satu operasi yang sering dilakukan dalam pengolahan data digital adalah pencacahan. Pada pencacahan ini terjadi proses perhitungan data baik dari data minimal hingga data maksimal, ataupun sebaliknya dari data maksimal hingga data minimal, dimana perhitungan terjadi satu langkah untuk satu detak clock terdeteksi. Sehingga menghasilkan suatu pencacahan naik dan pencacahan turun. Rangkaian *Counter* (Pencacah) tidak hanya berfungsi melakukan perhitungan data naik maupun turun, tetapi juga berfungsi sebagai pembagi frekuensi.

Counter merupakan pengembangan piranti digital yang telah ada, akan tetapi piranti tersebut masih memiliki kekurangan, yaitu tidak dapat mencacah data, maka dari itu dengan menggabungkan bermacam piranti tersebut dibangunlah sebuah piranti digital yang memiliki kemampuan untuk mencacah, disamping kemampuannya sebagai pembentuk logika.

Dalam tugas akhir ini Counter dibuat dalam bentuk simulasi untuk mempermudah pemahaman terhadap materi dan dapat dibandingkan dengan praktek langsung menggunakan modul *hardware* nya.

Key words : Up-Down Counter, Counter, Visual Basic 6.0

# BAB I

## PENDAHULUAN

### 1.1.Latar Belakang

Teknik digital merupakan dasar dari perangkat atau peralatan elektronik pada zaman modern, misalnya kalkulator, jam digital, komputer, dan sebagainya. Semua peralatan elektronik itu menggunakan sistem digital, dimana sistem informasi dan sistem pengolahan data-datanya merupakan susunan angka dan huruf yang dinyatakan dan disajikan dalam bentuk digital. Pada teknik digital hanya ada dua kemungkinan yaitu logika '1' atau logika '0'. Pada Tugas Akhir ini penulis mencoba untuk merancang simulasi digital, dimana penulis akan mencoba membandingkan hasil praktek yang selama ini dilakukan oleh penulis dan rekan-rekan mahasiswa dalam mata kuliah labor teknik digital dengan menggunakan komputerisasi. Penulis akan membuat digital *simulator* pada rangkaian berikut :

1. Rangkaian *Up Counter* (Pencacah Naik)
2. Rangkaian *Down Counter* (Pencacah Turun)

Up dan Down Counter adalah dua jenis pencacah yang berbeda penghitungannya.

Karena pencacah ini begitu canggih maka prinsip kerjanya pun sangat kompleks. Nantinya simulasi digital ini dapat dipergunakan atau memudahkan dalam penyampaian materi teknik digital dengan cara menampilkan simulasi dari setiap rangkaianannya, sehingga mahasiswa dapat memabandingkan dengan hasil praktek dengan komputerisasi, dengan demikian kita akan dapat lebih mudah memahami teori yang diberikan oleh dosen dengan memahami digital *simulator*

tersebut. Yang mana pada semester sebelumnya, setiap dosen harus menyampaikan materi secara manual didepan kelas. Atas dasar inilah penulis mencoba membuat simulasi digital ini sebagai alat bantu dalam pemberitahuan atau memudahkan proses pembelajaran dengan menggunakan komputerisasi.

## 1.2 Tujuan

1. Memahami cara kerja dari rangkaian *Ripple Counter*, *Synchronous Counter*, *Modulus Counter*, *Down Counter* dan *UP-Down Counter*. Dengan mengamati output rangkaian pada saat diberi kombinasi masukan. Serta mengamati output – output pada masing-masing komponen pada saat proses pencacahan.
2. Memudahkan proses belajar – mengajar dengan adanya simulasi dari rangkaian *Ripple Counter*, *Synchronous Counter*, *Modulus Counter*, *Down Counter* dan *UP-Down Counter*, yang diperlihatkan menggunakan animasi sehingga mahasiswa dapat memahami proses yang terjadi di dalam rangkaian maupun proses didalam komponen pembentuk rangkaian sehingga menghasilkan output seperti yang dapat kita amati pada saat melakukan praktikum.

## 1.3. Rumusan Masalah

Dalam pelaksanaan tugas akhir ini terdapat beberapa permasalahan yang menjadi titik utama pembahasan, diantaranya adalah sebagai berikut :

- a. Bagaimana cara pembuatan simulasi digital dari rangkaian *Up counter* dan *Down counter* tersebut dengan menggunakan visual basic 6.0

## BAB V

### PENUTUP

#### 5.1 Kesimpulan

Setelah dilakukan pengujian dan analisa terhadap simulasi *Up-Down Counter*, dapat ditarik kesimpulan sebagai berikut:

1. Dari simulasi yang dibuat dapat disimpulkan bahwa *Counter* dapat dibangun dari beberapa *JK Flip-flop*, dan dengan memanfaatkan sifat *JK Flip-flop* tersebut terbentuklah suatu piranti digital yang memiliki kemampuan untuk mencacah.
2. Dari simulasi yang dibuat diperlihatkan bahwa *Counter* yang telah dimodifikasi yang lebih dikenal dengan *Modulus Counter* dapat berfungsi sebagai pembagi Frekuensi.
3. Dari hasil pengujian dan perbandingan dengan hasil praktikum dapat disimpulkan bahwa simulasi yang dibuat ini telah mendekati hasil yang sebenarnya seperti yang dilaksanakan pada praktikum dengan alat.

#### 5.2 Saran

Dalam pembuatan Tugas Akhir ini, penulis ingin menyampaikan beberapa saran, diantaranya sebagai berikut :

1. Dalam tugas akhir ini penulis hanya membahas rangkaian *JK Flip-flop* dan *Counter* dalam bentuk sederhana yang mengacu pada IC TTL 7476, maka perlu dikembangkan lagi pembuatan rangkaian lainnya dan rangkaian yang

## DAFTAR PUSTAKA

Agustian I. Panduan Praktikum Elektronika.Lab TE.2008.

Amin Arifiyani,M3107006, Teknik Informatika,UNS

Brown, Stephen & Zvonko Vranesic. 2005. Fundamental of Digital Logic with VHDL Design, 4<sup>th</sup>McGraw-Hill.

Munir, Rinaldi. 2006. Diktat Kuliah IF2152 Matematika Diskrit, edisi keempat. Teknik Informatika ITB.

Partasubita, Santika. 2006. Slide Kuliah Organisasi dan Arsitektur Komputer 1. Teknik Informatika ITB.

TOKHEIM ,R.L. Elektronika Digital. Mc Graw Hill. 1998.

[http://id.wikipedia.org/wiki/Gerbang\\_logika](http://id.wikipedia.org/wiki/Gerbang_logika) data asked 15 Oktober 2009

[http://en.wikipedia.org/wiki/Logic\\_gate](http://en.wikipedia.org/wiki/Logic_gate) data asked 15 Oktober 2009

[http://en.wikipedia.org/wiki/Inverter\\_logic\\_gate](http://en.wikipedia.org/wiki/Inverter_logic_gate) data asked 50 November 2009

<http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/nand.html> data asked 30 Desember 2009