

SIMULASI TAPIS DIGITAL KOMPONEN-DC ARUS HUBUNG
SINGKAT MENGGUNAKAN JARINGAN SYARAF TIRUAN

TUGAS AKHIR

Sebagai salah satu syarat untuk menyelesaikan
Program Stratum-I (S1) Jurusan Teknik Elektro Fakultas Teknik
Universitas Andalas

Oleh :

DEDI AFRIANTO
No. BP. 02 175 074

PEMBIMBING I :
SYAFII, MT.

PEMBIMBING II :
ANDI FAHARUDDIN, MT.



JURUSAN TEKNIK ELEKTRO FAKULTAS TEKNIK
UNIVERSITAS ANDALAS
PADANG
2007

Abstrak

Arus hubung singkat yang mengalir pada saluran sistem tenaga, tidak murni hanya arus gangguan saja tetapi membawa komponen-DC, frekuensi transien subsistem, kuantitas osilasi frekuensi tinggi dan lain-lain. Komponen-DC menyebabkan nilai rms arus hubung singkat menjadi besar dalam waktu yang singkat sehingga malfungsi relai kemungkinan besar terjadi. Oleh karena itu komponen ini harus dihilangkan. Salah satu cara penghilangannya adalah menggunakan tapis. Tugas akhir ini membahas bagaimana implementasi Jaringan Syaraf Tiruan(JST) sebagai tapis komponen-DC arus hubung singkat. Implementasi JST sebagai tapis disimulasikan menggunakan perangkat lunak MATLAB6.5. Tapis dimodelkan berarsitektur Multilayer Feedforward dengan algoritma pelatihan Backpropagation. Parameter keberhasilannya adalah besar galat amplitudo sinyal keluaran tapis terhadap amplitudo sinyal target dengan variasi jarak lokasi gangguan serta variasi sudut fase gangguan. Hasil simulasi tapis komponen-DC berbasis JST mampu mengestimasi arus hubung singkat keadaan tunak dengan galat rata-rata 10,1244 %.

Kata kunci : komponen-DC, JST, estimasi arus keadaan tunak.

BAB I

PENDAHULUAN

1.1 Latar Belakang

Arus yang mengalir ditentukan oleh emf-internal mesin pada jaringan, impedansi mesin dan impedansi jaringan antara mesin dengan titik tempat terjadinya gangguan ketika terjadi gangguan hubung singkat (Grainger dan Stevenson, 1994).

Arus ini mengalir tidak murni tetapi membawa komponen-DC, frekuensi transien subsistem, kuantitas osilasi frekuensi tinggi dan lain-lain. Tapis *Low pass anti-aliasing* dengan frekuensi *cut-off* yang tepat dapat menghilangkan komponen frekuensi tinggi, tetapi tidak dapat menghilangkan komponen-DC. Hal ini membuat fasor sangat sulit diperkirakan dengan cepat dan berakibat kepada kinerja dari relai proteksi saluran (Wu dan Liu, 2006).

Komponen-DC menyebabkan nilai rms arus hubung singkat menjadi besar beberapa saat, jika ini dibiarkan malfungsi relai proteksi saluran kemungkinan akan terjadi. Sebagai contoh relai jarak digital, relai jarak digital akan salah dalam penentuan zona gangguan.

Estimasi arus hubung singkat keadaan tunak yang tepat dan akurat saat terjadi gangguan sangatlah penting bagi kinerja relai proteksi saluran. Oleh karena itu komponen-DC harus dihilangkan. Salah satu cara untuk menghilangkan komponen-DC pada sinyal arus hubung singkat adalah dengan menggunakan tapis.

Banyak teknik tapis yang digunakan untuk penghilangan komponen-DC, namun sejauh ini belum ada penelitian secara teoritis yang mengevaluasi keefektifan teknik-teknik tersebut. Selain itu juga belum ada performansi indeks secara matematis yang ditemukan untuk menjelaskan jenis tapis dengan teknik ini. Salah satu teknik yang digunakan adalah replika digital yang tepat dari rangkaian Mimic. Penghilangan komponen ini dilakukan dengan menggabungkan teknik-teknik tapis yang rumit dan kompleks (Benmouyal, 1995).

Jaringan Syaraf Tiruan (JST) merupakan suatu fenomena sistem cerdas yang diciptakan untuk suatu komputasi serba bisa seperti halnya kemampuan otak manusia. Sistem cerdas ini banyak dikembangkan dalam berbagai disiplin ilmu dan terbukti mampu menyelesaikan permasalahan-permasalahan yang rumit dan kompleks (Siang, 1995).

Berdasarkan keterangan tersebut penulis berkeinginan untuk mengimplementasikan JST dalam suatu sistem pengolahan sinyal yaitu penghilangan komponen-DC arus hubung singkat.

1.2 Perumusan Masalah

Arus hubung singkat yang mengalir di saluran transmisi membawa komponen-DC. Komponen ini menyebabkan rms arus hubung singkat menjadi besar beberapa saat. Malfungsi relai akan terjadi jika komponen ini tidak dihilangkan dari arus hubung singkat. Usaha penghilangannya adalah dengan membuat suatu tapis. Teknik tapis yang digunakan dalam penelitian ini adalah implementasi JST sebagai sistem cerdas serba bisa seperti halnya otak manusia.

BAB V

PENUTUP

5.1 Simpulan

Penelitian yang telah dilakukan memberikan simpulan bahwa implementasi JST arsitektur *Feed-Forward 29-19-1* dengan algoritma *Back-Propagation* mampu menjadi tapis komponen-DC arus hubung singkat. Estimasi arus hubung singkat pada masa transien oleh tapis berbasis JST ini menghasilkan galat rata-rata 10,1244 % terhadap arus hubung singkat keadaan tunak. Variasi lokasi gangguan dan sudut fase gangguan menghasilkan amplitudo arus yang tidak tetap. Semakin jauh lokasi gangguan semakin berkurang besar amplitudo arus.

5.2 Saran

1. Penelitian lanjutan untuk meningkatkan estimasi arus hubung singkat keadaan tunak tapis digital JST dengan menambah jumlah neuron dan jumlah data belajar. Implikasi dari bertambahnya jumlah neuron dan data belajar adalah meningkatnya waktu belajar JST.
2. Penelitian lanjutan tapis digital komponen-DC menggunakan JST untuk saluran menengah dan saluran panjang serta jenis gangguan yang tidak simetris.

DAFTAR KEPUSTAKAAN

- Anto,Budhi. 2001. Tesis Magister : *Algoritma Relai Jarak Digital Berbasis Metode Analisis Fourier yang Diperluas (Etended Fourier Method)*. Bandung: ITB.
- Benmouyal, Gabriel.1995."Removal of DC-OFFSET in Current Waveforms Using Digital Mimic Filtering". *IEEE Transaction on Power Delivery, Vol.10, No 2, April 1995*.
- Grainger, J.J. and Stevenson, W.D. Jr, 1994, *Power System Analysis*, International Editions. Singapore : McGraw-Hill.
- Siang, JJ. 2005. *Jaringan Syaraf Tiruan dan Pemogramannya Menggunakan MATLAB*. Yogyakarta.: Andi.
- Kim, CH.et al. 2000. *Educational Use of EMTP for Study of a Distance Relaying Algoritma for Protecting Transmission Lines*. IEEE Transaction on Power System, Vol 15, No 1, February 2000.
- Kung, SY. 1993. *Digital Neural Networks*. Prentice-Hall, Inc.
- Weedy,BM. 1980. *Electric Power System*. John Willey & Sons.Inc.
- Wu, Cheng.,et al., *Modeling and Testing of a Digital Distance Relay Using MATLAB/SIMULINK*. Taiwan :Departement of Electrical Engineering, National Taiwan University.
- _.2006.www.elektroindonesia.com/elektro/ener29g2